

Оценка надежности структуры вычислительного комплекса для обработки сигналов и формирования изображений на борту КА

В.Ю.Гришин¹, А.В.Ракитин², В.В.Костров²

¹ ОАО «НИИ «Субмикрон», 124460, г. Зеленоград, Южнаяпромзона, пр-д 4806, д. 4, стр. 2

² МИ (филиал) ВлГУ, 602264, г. Муром, Владимирской обл., ул. Орловская, д. 23. ФРЭКС, каф. РТ. E-mail: vvk@mit.ru

В докладе рассматриваются две возможные структуры организации вычислительных комплексов для малых космических аппаратов с длительным сроком активного существования. Дана оценка надежности структуры этих устройств. Показано, что сетевая архитектура бортовой аппаратуры обеспечивает более высокую надежность.

In the report two possible structures of organization of computer complexes for small space vehicles with long term of active existence are considered. The estimation of these devices structure reliability is given. It is shown, that the network architecture of the onboard equipment provides higher reliability.

Обеспечение требуемой надежности функционирования бортовой аппаратуры космического аппарата (КА) является комплексной многоплановой задачей. На начальном этапе проектирования важную роль играет оценка надежности структуры устройства и заложенных в него схмотехнических решений. В данном докладе проводится сравнительный анализ с точки зрения показателей надёжности типовой структуры бортовой аппаратуры обработки сигналов и изображений (БАОСИ), и структуры, основанной на сетевой организации вычислительных средств [1].

Типичную структуру одного канала БАОСИ, которая реализуется в современных системах обработки данных, можно свести к последовательному соединению модуля ввода-вывода (МВВ) и модуля обработки сигналов (МОС). В целом БАОСИ состоит из N параллельно работающих каналов, как показано на рис.1. Для увеличения надёжности каждый канал резервируется холодным резервом, который подключается к обработке траекторного сигнала в случае отказа какой-либо цепочки МВВ-МОС. Работоспособность БАОСИ определяется по результатам функционально-диагностического контроля, который проводится как при включении аппаратуры, так и по окончании сеанса съёмки. Управление основным и резервным каналом, а также диагностика и переключения выполняются по командам БКУ. Результаты обработки радиолокационных сигналов и изображений поступают через коммутатор КОМ в радиолинию РЛ.

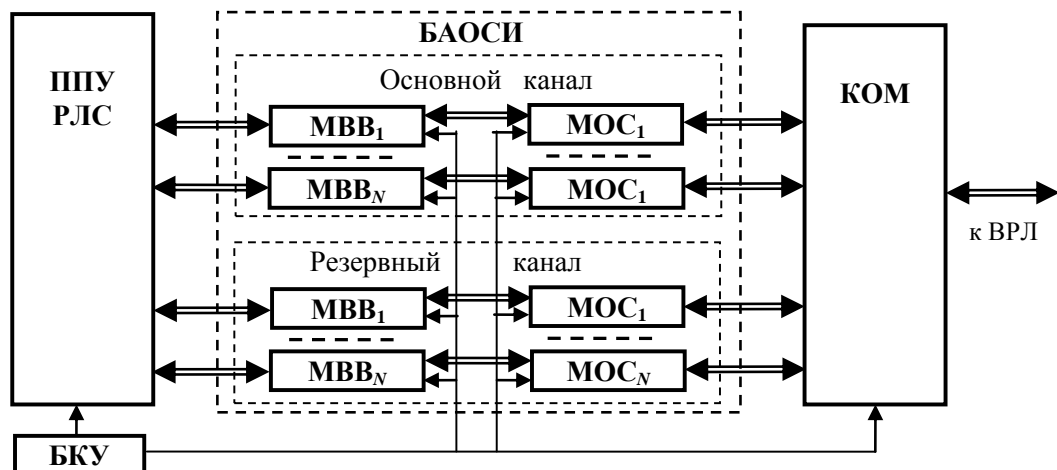


Рис.1. Типовая структурная схема БАОСИ.

Отказавшие элементы в условиях космического пространства восстановлению и замене не подлежат, то есть при эксплуатации на борту КА БАОСИ является не ремонтируемым изделием. Рассмотрим, к чему приводит отказ процессора в составе МОС. С точки зрения надёжности отказ процессора или МВВ является внезапным, так как приводит к скачкообразному изменению характеристик БАОСИ в целом. Следует отметить, что степень деградации качества работы от выхода из строя МВВ и процессора МОС различна, что связано с особенностями обработки траекторного сигнала в режиме ScanSAR [2]. Пусть МОС содержит K процессоров, и, в соответствии с ранее выбранной технологией обработки, каждый процессор МОС $_i$ осуществляет обработку одной парциальной полосы. Тогда выход из строя одного процессора приводит к потере информации обо всей парциальной полосе в кадре. Последствием отказа МВВ является прекращение поступления данных в соответствующий МОС, и соответственное прекращение работы всех K процессоров в его составе. Таким образом, при выходе из строя МВВ теряется информация о K парциальных полосах из их общего числа $N \times K$. В дальнейшем для корректности сравнения структур под отказом будем понимать потерю информации хотя бы одного парциального кадра.

Рассмотрим вероятность безотказной работы $P_1(t)$ цепочки «МВВ-МОС». При известных интенсивностях отказа $\lambda_{МВВ}$ и $\lambda_{МОС}$ для периода нормальной эксплуатации получаем $P_1(t) = \exp\{-(\lambda_{МВВ} + \lambda_{МОС})t\}$, а для среднего времени безотказной работы $T_{CP} = 1/(\lambda_{МВВ} + \lambda_{МОС})$.

Поскольку процессоры в МОС выполняют независимые задачи (рис.2), а выход из строя одного из них приводит к эквивалентному выходу из строя цепочки «МВВ-МОС», то с точки зрения надёжности их соединение является последовательным.

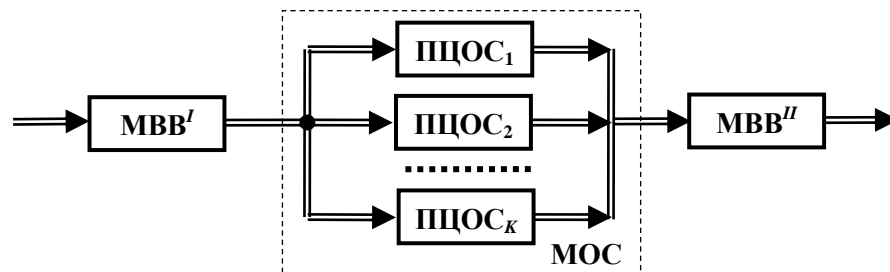


Рис. 2. Упрощенная информационная структура цепочки МВВ-МОС (МВВ I – часть МВВ, обеспечивающая ввод данных в процессоры; МВВ II – часть МВВ, обеспечивающая вывод обработанных данных потребителям).

Рассматривая в МОС ненадёжными только процессоры, а остальные элементы считая безотказными, получаем

$$\lambda_{МОС} = \sum_{i=1}^K \lambda_{ПЦОС_i} = K\lambda_{ПЦОС},$$

где $\lambda_{ПЦОС}$ – интенсивность отказов одного процессора ЦОС.

Вероятность и среднее время безотказной работы основного блока БАОСИ можно оценить по соотношениям

$$P_N(t) = \exp\{-(\lambda_{МВВ} + K \cdot \lambda_{ПЦОС})t\}, T_{CP}^{(1)} = \frac{1}{N(\lambda_{МВВ} + K \cdot \lambda_{ПЦОС})}.$$

В основном и резервном устройствах используются идентичные блоки МВВ и

МОС, поэтому любой блок из состава резерва может заменить любой вышедший из строя основной блок. Такое резервирование является скользящим. В общем случае вероятность безотказной работы такой системы можно найти по формуле полной вероятности [3]

$$P_{MN}^{(1)}(t) = \sum_{i=N}^{N+M} \sum_{k=i-N}^M \binom{N}{i-k} \binom{M}{k} P_1^{i-k}(t) [1 - P_1(t)]^{N-i+k} [P_{ПК}(t) P_1(t)]^k [1 - P_{ПК}(t) P_1(t)]^{M-k}, \quad (1)$$

где $P_{ПК}(t)$ – вероятность безотказной работы переключателя,

$\binom{M}{k}$ – число сочетаний из M по k .

Рассмотрим характеристики надёжности для частного случая БАОСИ КА «Метеор-3М». В аппаратуре обработки сигналов используется два основных блока «МВВ-МОС» и два аналогичных резервных блока. В каждом МОС содержится по 4 процессора ЦОС типа МС-24R2. Таким образом, $M=2$, $N=4$, $K=4$. Пусть переключатель является безотказным устройством и $P_{ПК}(t)=1$. Для этого случая соотношение полной вероятности принимает вид:

$$P_{24}^{(1)}(t) = 1 - [1 - P_1(t)]^3 [1 + 3P_1(t)].$$

Рассмотрим теперь характеристики надёжности предлагаемой в [1] организации БАОСИ, которая в упрощённом виде показана на рис.3.

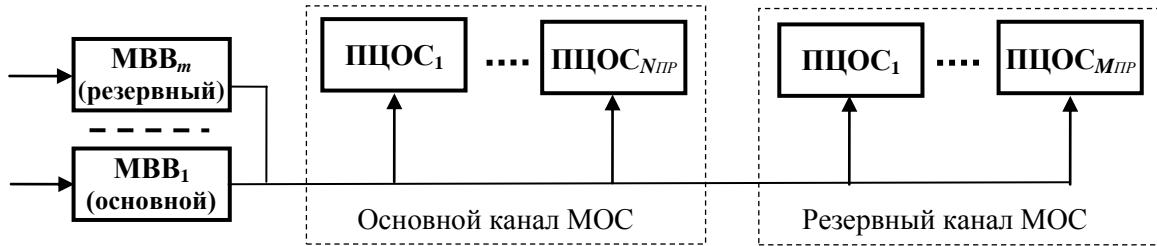


Рис. 3. Упрощенная схема БАОСИ, созданной по сетевой технологии.

Сначала рассмотрим случай использования в данной схеме одного модуля ввода-вывода, который организует логическую шинную архитектуру вычислительного ядра, состоящего из $N_{ПР}$ процессоров ЦОС основного блока и $M_{ПР}$ резервных ПЦОС. Вероятность безотказной работы основного канала определяется соотношением

$$P_{ОК}(t) = P_{1ПР}^{N_{ПР}}(t) = \exp\{-N_{ПР}\lambda_{ПЦОС}t\}.$$

Если резервный канал не используется или отсутствует, то вероятность и среднее время безотказной работы равны

$$P_{БР}(t) = P_{МВВ}(t)P_{ОК}(t) = \exp\{-\left(\lambda_{МВВ} + N_{ПР}\lambda_{ПЦОС}\right)t\},$$

$$T_{СР}^{(2)} = \frac{1}{\left(\lambda_{МВВ} + N_{ПР}\lambda_{ПЦОС}\right)}.$$

Сравним полученные характеристики по среднему времени безотказной работы при условии использования одинакового количества процессоров ($N \cdot K = N_{ПР}$) и одинаковых по надёжности МВВ. Введём коэффициент $\gamma = T_{СР}^{(2)} / T_{СР}^{(1)}$. Тогда

$$\gamma = \frac{N\lambda_{МВВ} + N_{ПР}\lambda_{ПЦОС}}{\lambda_{МВВ} + N_{ПР}\lambda_{ПЦОС}} = 1 + \frac{N-1}{1 + N_{ПР}\lambda_{ПЦОС} / \lambda_{МВВ}}.$$

На рис. 4 представлена зависимость γ от числа цепочек «МВВ-МОС» при числе процессоров в МОС равным 4. Кривая 1 соответствует случаю, когда МВВ и процессор обладают одинаковой интенсивностью отказов ($\lambda_{МВВ} = \lambda_{ПЦОС}$); кривая 2 – МВВ является менее надёжным устройством по сравнению с ПЦОС ($\lambda_{МВВ} = 2 \cdot \lambda_{ПЦОС}$).

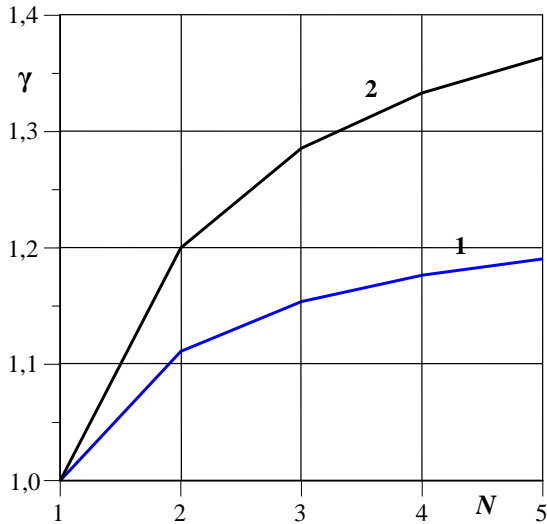


Рис. 7. Выигрыш в среднем времени безотказной работы.

Графики показывают, что предлагаемая архитектура БАОСИ позволяет увеличить среднее время безотказной работы на 11–30%. Для систем космического базирования такой прирост $T_{СР}$ является существенным. Сравнение графиков 1 и 2 также показывает, что надёжности МВВ во второй структуре необходимо уделять серьёзное внимание, поскольку увеличение интенсивности отказов $\lambda_{МВВ}$ в 2 раза приводит к увеличению среднего времени безотказной работы лишь на 10–12%.

Теперь рассмотрим систему с резервированием. Предлагаемый вариант построения БАОСИ позволяет подключать резервные процессоры к логической общей шине, что приводит к существенному возрастанию надёжности вычислителя. Поскольку вычислительные блоки состоят из одинаковых элементов, и реализуется скользящее резервирование, то для вероятности безотказной работы предлагаемой архитектуры вычислительного ядра БАОСИ можно записать соотношение, аналогичное (1)

$$P_{ВЯ}^{(2)}(t) = \sum_{i=N_{ПП}}^{N_{ПП}+M_{ПП}} \sum_{k=i-N_{ПП}}^{M_{ПП}} \binom{N_{ПП}}{i-k} \binom{M_{ПП}}{k} P_{1ПП}^{i-k}(t) [1 - P_{1ПП}(t)]^{N_{ПП}-i+k} \times [P_{ПК}(t) P_{1ПП}(t)]^k [1 - P_{ПК}(t) P_{1ПП}(t)]^{M_{ПП}-k}. \quad (2)$$

Переключение процессоров в данной структуре производится программным способом, поэтому можно принять $P_{ПК}(t) = 1$. Для этого случая соотношение приобретает более компактный вид

$$P_{ВЯ}^{(2)}(t) = 1 - \sum_{i=0}^{N_{ПП}-1} \binom{N_{ПП}+M_{ПП}}{i} P_{1ПП}^i(t) [1 - P_{1ПП}(t)]^{M_{ПП}+N_{ПП}-i}.$$

Для оценки надёжности БАОСИ в целом необходимо учесть надёжность МВВ, который также включается последовательно с процессором. Тогда вероятность безотказной работы предлагаемой архитектуры БАОСИ со скользящим резервированием равна

$$P_{MN}^{(2)}(t) = P_{МВВ}(t) P_{ВЯ}^{(2)}(t). \quad (3)$$

В отличие от типовой резервированной структуры (рис.1) в предлагаемом варианте организации БАОСИ при резервировании вычислительного ядра не требуется дополнительных переключателей. Среднее время безотказной работы вычислителя по схеме рис. 3 в 10...100 раз больше, чем в схеме резервированных цепочек «МВВ-МОС», содержащей такое же количество основных и резервных процессоров. Однако общая надёжность БАОСИ по схеме рис. 3 оказалась низкой, поскольку среднее время

наработки на отказ, как показал анализ, в 2...100 раз меньше чем у исходной системы (рис. 1). Основной причиной такой низкой надёжности является МВВ, который будучи ключевым элементом БАОСИ остался не резервированным. Это видно из соотношения (3), в котором при $P_{ВЯ}^{(2)}(t) \rightarrow 1$ предел вероятности безотказной работы БАОСИ равен $P_{МВ}^{(2)}(t) \rightarrow P_{МВВ}(t)$.

Таким образом, повышение надёжности аппаратной части БАОСИ неразрывно связано с увеличением времени безотказной работы модуля ввода-вывода. Реализация МВВ в виде специализированной радиационно-стойкой ИМС по аналогичной технологии с ПЦОС позволит довести интенсивность отказов до уровня СБИС процессора. Дальнейшее повышение общей надёжности БАОСИ связано с резервированием МВВ. Один из возможных вариантов резервирования МВВ представлен на рис.3, где введены дополнительные резервные МВВ.

Поскольку все МВВ_{*i*} (*i* = 1,2,...,*m*) имеют одинаковую структуру, то для резервированной структуры вероятность безотказной работы

$$P_{МВВрез}(t) = 1 - [1 - P_{МВВ}(t)]^m.$$

Интенсивность отказов резервированной системы МВВ равна

$$\lambda_{МВВрез} = \frac{mP_{МВВ}(t)[1 - P_{МВВ}(t)]^{m-1}}{1 - [1 - P_{МВВ}(t)]^m} \lambda_{МВВ}.$$

Проведём сравнение характеристик надёжности двух рассматриваемых структур построения резервированных БАОСИ, соответствующих рис.1 и 3 (с резервными МВВ), при использовании в обеих схемах одинаковых МВВ и ПЦОС. Для простоты в примере также предполагается, что в МОС содержится 4 ПЦОС. Интенсивность отказов МВВ при расчётах взята в 2 раза выше, чем интенсивность отказов процессоров $\lambda_{МВВ} = 2 \cdot \lambda_{ПЦОС}$. Исходные данные и результаты расчётов для двух вариантов схем БАОСИ сведены в таблицу 1. В варианте 1 использованы 2 МВВ и 8 процессоров ЦОС, в варианте 2 учитывается 16 процессоров ЦОС, а максимальное число МВВ достигает 4.

Таблица 1. Исходные данные и результаты расчёта характеристик надёжности

Параметры схемы	Схема БАОСИ (Вариант 1)		Схема БАОСИ (Вариант 2)	
	Рис.1	Рис.3	Рис.1	Рис.3
Число основных (резервных) структур МВВ-МОС	1(1)	–	2(2)	–
Число основных (резервных) ПЦОС	4(4)	4(4)	8(8)	8(8)
Общее число основных (резервных) МВВ	–	2/1	–	4/3/2
Вероятность безотказной работы	0,99	0,9988 0,9655	0,9963	0,99999 0,99996 0,99880
Выигрыш в среднем времени безотказной работы γ	8,4 / 0,29		2,4·10 ³ / 90 / 3,11	

Полученные данные подтверждают, что использование резервирования вычислительного ядра, то есть процессоров ЦОС, с одним МВВ (Вариант 1) не приводит к существенному повышению надёжности. Вероятность безотказной работы с 0,9 повышается до 0,9655, но при этом наблюдается проигрыш однократно резервированной структуре БАОСИ по схеме «МВВ-МОС» – среднее время безотказной работы в 3,4 раза меньше ($\gamma = 0,29$). Однократное резервирование МВВ

даёт положительный эффект и позволяет увеличить вероятность безотказной работы до уровня 0,9988, а среднее время безотказной работы – в 8,4 раза.

Ещё более ощутимый эффект достигается при увеличении структур МВВ-МОС, то есть при наращивании вычислительной мощности БАОСИ. При использовании двух основных и двух резервных МВВ-МОС (Вариант 2) достигается вероятность безотказной работы 0,9963. При том же количестве МВВ и ПЦОС логическая шинная организация БАОСИ даёт увеличение среднего времени безотказной работы в 2,4 тысячи раз. Такое резервирование МВВ может оказаться избыточным, поэтому число МВВ можно сократить. В таблице 1 представлены результаты расчёты для случая использования 3-х и 2-х МВВ вместо 4-х. Расчётные данные свидетельствуют о том, что надёжность будет снижаться, однако в любом случае она остаётся выше, чем у соответствующей резервированной структуры БАОСИ по схеме МВВ-МОС. По оценке среднего времени безотказной работы выигрыш составляет 90 и 3,1 раза соответственно.

Отсюда следует, что построение БАОСИ в виде распределённой вычислительной сети с реализацией контура управления на технологии SpaceWire позволит не только унифицировать интерфейсы, тем самым приводя в основном к конструктивным улучшениям, но и значительно повысить надёжность устройства, а также существенно расширить возможности БАОСИ с точки зрения всех иных определённых выше принципов.

Опыт практического применения предлагаемых решений для построения модуля МОС и БАОСИ в целом показывает, что выбранные решения хорошо адаптируются к возможностям реализации в ЭКБ, устойчивой к факторам космического пространства. В соответствии с разработанной структурой был изготовлен прототип МОС на базе радиационно-стойкого процессора 1892ВМ8Я и коммутатора LINK. Все исследования, связанные с измерением реальных значений производительности при выполнении задач ЦОС и пропускной способности интерфейсов, были выполнены на этом прототипе.

Таким образом, предложенные унифицированные решения для построения бортовой вычислительной среды КА [1] позволяют заметно повысить характеристики надёжности БАОСИ. Как показали полученные оценки, сетевая организация структуры вычислительного комплекса может быть оптимизирована за счет регулирования состава основных и резервных блоков. При этом возможность реконфигурирования вычислительных средств размывает границы между основными и резервными процессорами ЦОС, поскольку один и тот же ПЦОС может быть резервным или основным в зависимости от вычислительной загрузки, определяемой характером решаемой задачи по обработке сигналов.

Литература

1. Гришин В.Ю., Ракитин А.В., Костров В.В. Облик перспективного вычислительного комплекса космического базирования с гибкой архитектурой для обработки сигналов // «Космическая радиолокация-2013». См. настоящий сборник трудов конференции.
2. Карпов О.А., Толстов Е.Ф. Виды обзора земной поверхности в РСА авиационного и космического базирования // Радиотехника. 2009. №3. С.46-51.
3. Левин Б.Р. Теория надёжности радиотехнических систем (математические основы). – М.: Сов.радио, 1978. – 264 с.